Національний технічний університет України

«Київський політехнічний інститут імені Ігоря Сікорського»

Факультет інформатики та обчислювальної техніки

Кафедра обчислювальної техніки

Архітектура комп’ютерів-1

Лабораторна робота №2

**«Синтез блоків мікропрограмного управління»**

Виконала:

студентка групи ІО-64

Бровченко А. В.

Перевірив:

доц. Верба О. А.

Київ

2018 р.

**Мета роботи:** Дослідити засоби побудови блоків мікропрограмного управління. Одержати навички в проектуванні й налагодженні схем пристроїв управління з мікропрограмним управлінням.

**Теоретичні відомості**

БМУ функціонує у відповідності з *принципом мікропрограмного управління*, що полягає в наступному.

Спрощена структурна схема БМУ наведена на рис. 1.



Рис. 1 - Структурна схема БМУ

Основні функціональні частини БМУ:

|  |  |  |
| --- | --- | --- |
| РАМК | – | регістр адреси МК; |
| СФАМК | – | схема формування адреси МК; |
| ПМК | – | пам'ять МК; |
| РМК | – | регістр МК; |
| *Аі* | – | адреса МК; |
| *CLK* | – | синхросигнал; |
| {*xi*} | – | логічні умови; |
| *D* | – | вхід завдання початкової адреси мікропрограми. |

МК розміщуються у пам’яті мікрокоманд. На рис. 2 наведений формат мікрокоманди.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| МК | *β*1 | *β*2 | *β*3 | *β*4 |

Рис. 2 - Формат мікрокоманди

Сигнали зони *β*2 управляють вузлами комп'ютера, зони *β*3 – визначають тривалість цих сигналів, сигнали зони *β*1 разом із логічними умовами {*xi*} поступають на вхід СФАМК і формують адресу наступної МК. За черговим сигналом *CLK* адреса наступної МК буде сформована у РАМК. Зона *β*4 використовується для виконання допоміжних функції, наприклад контролю апаратури.

Структурна схема БМУ з урахуванням зони затримки управляючих сигналів зображена на рис. 3.

У обчислювальних системах зона *β*4 може складатися із сотні розрядів. Найчастіше цю зону використають для контролю апаратури.

Схема контролю має вигляд зображений на рис. 4. Для контролю використають операцію згортки (суму за модулем 2). У цьому випадку зона *β*4 має довжину 1 розряд, вміст цього розряду доповнює кількість 1 у слові мікрокоманді до парної (або непарної, при контролі слова МК на непарність).



Рис. 3 - Формування тривалості управляючих сигналів

Рис. 4 - Схема контролю слова МК на парність

**БМУ з примусовою адресацією**

За примусової адресації зона *β*1 має наступний формат:

,

|  |  |  |  |
| --- | --- | --- | --- |
| де | *М* | – | поле управління мультиплексором; |
|  | *q* | – | довжина поля управління мультиплексором; |
|  | *К* | – | константа, що визначає адресу наступної мікрокоманди; |
|  | *n* | – | розрядність адреси мікрокоманди. |

Довжина поля управління мультиплексором визначається за формулою:

*q*= ]log2(*k*+2)

де *k* – кількість зовнішніх умов.

Поле константи *К* являє собою (*n*–1) старших розрядів адреси мікрокоманди.

Формат адреси мікрокоманди має наступний вигляд:



де *α*– визначає умову переходу, яка формується на виході мультиплексора в залежності від логічних умов *Хi*.

Спрощена структурна схема БМУ з примусовою адресацією зображена на рис. 5. На цій та подальших схемах БМУ входи для занесення початкової адреси *D* в РАМК умовно не показані.



Рис. 5 - Структурна схема БМУ з примусовою адресацією

**БМУ з відносною адресацією**

За відносної адресації адреса наступної МК визначається за формулою:

*,*

|  |  |  |  |
| --- | --- | --- | --- |
| де | *S* | – | приріст адреси МК; |
|  | *α* | – | сигнал на виході мультиплексора, що залежить від логічних умов *Хi*. |

Формат зони *β*1 у загальному вигляді:

.

Довжину поля *S* визначають за виразом:

*nS* = ]log2*N*[ + 1,

де *N* – максимальний приріст, додатковий знаковий розряд додається для визначення напрямку переходу (зменшення або збільшення адреси).

Структурна схема БМУ наведена на рис. 6.



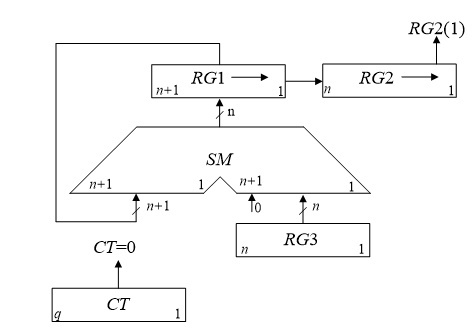
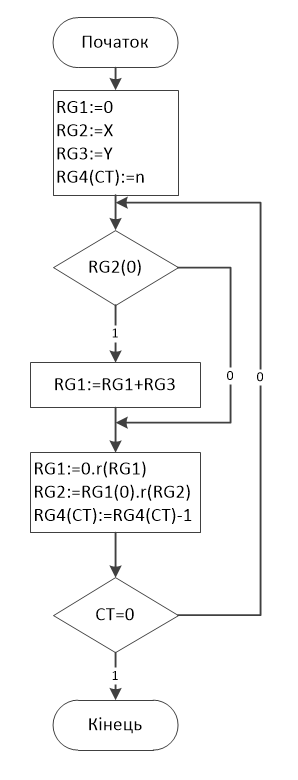
Рис. 6 - Структурна схема БМУ з відносною адресацією

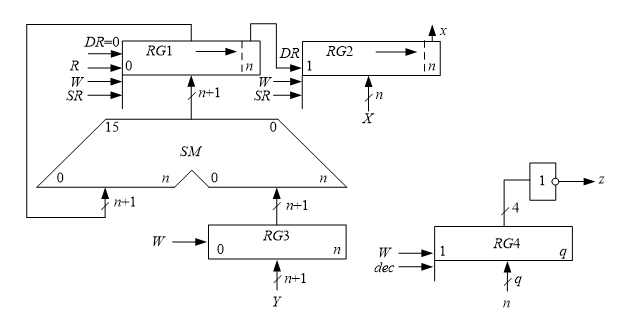
**Варіант:**

6403­­10=11001000000112

Завдання:

* Операція: перший спосіб множення
* Розрядність операндів: 6
* Примусовий спосіб адресації
* Ємність ПМК, слова: 32
* Перевірка: на парність
* Операція сумування виконується 7 тактів

Операційна схема: Структурний мікроалгоритм:

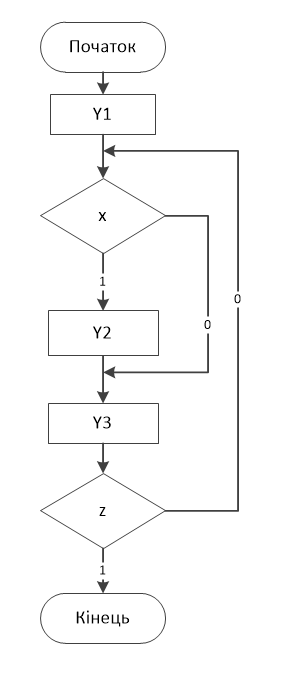
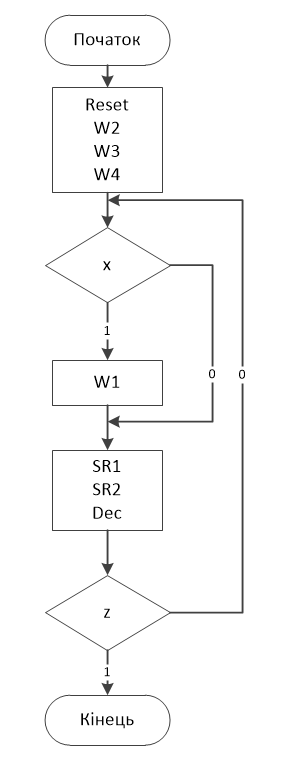
Функціональна схема:

Кодування сигналів управління:

|  |  |
| --- | --- |
| Y1 | Reset, W2, W3, W4 |
| Y2 | W1 |
| Y3 | SR1, SR2 |

Кодування логічних умов:

|  |  |
| --- | --- |
| X | Значення молодшого розряду множника |
| Z | Вміст лічильника |

Закодований алгоритм управління пристроєм множення:

Визначимо формат зони *β*1:

; ;

*; .*

Визначимо спосіб управління мультиплексором:

|  |  |
| --- | --- |
| *m*2 *m*1 | УС |
| 00  01  10  11 | 0  *x*  *z*  1 |

Визначимо формат зони β2. Використовуємо горизонтальне кодування.

.

Розрахуємо довжину зони β3:

;

.

Для перевірки на парність у зоні β4 необхідно виділити один розряд.

Отримаємо наступний формат мікрокоманди ():



Розміщуємо мікрокоманди в ПМК:

|  |  |
| --- | --- |
| **Адреса** | **ПМК** |
| 00000 | 1П |
| 00001 | 2 |
| 00010 | 6К |
| 00011 | 3 |
| 00100 | 4 |
| 00101 | 5 |

Карта програмування БМУ:

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| № МК | Адреса | β1 | | β2 | β3 | | β4 |
| k | m | y3 y2 y1 | ЗР |  |
| 1(П)  2  3  4  5  6(К) | 00000  00001  00011  00100  00101  00010 | 0000  0001  0010  0010  0001  0001 | 11  11  01  11  10  00 | 000  001  000  010  100  000 | 0  0  0  1  0  0 | 000  000  000  001  000  000 | 0  0  0  0  1  1 |

Схема БМУ з примусовою адресацією:



1. **Висновок:** У даній роботі побудована функціональна схема в програмі AFDK, яка виконує обчислення першого способу множення з 6-ти розрядними значеннями в якості операндів. В результаті виконання цієї роботи, я згадала навички по використанню AFDK та пригадала й закріпила теоретичні аспекти цієї теми.